PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-283697

(43)Date of publication of application : 31.10.1997

(51)Int.Cl. H01L 25/065
H01L 25/07
H01L 25/18
H01L 23/427

(21)Application number : 08-096410

(22)Date of filing : 18.04.1996

(71)Applicant : NEC CORP

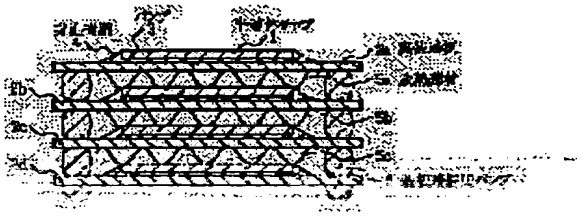
(72)Inventor : TOKUNO KENICHI
MORIZAKI IKUYUKI
DOTANI AKIHIRO
BONSHIHARA MANABU
SENBA NAOHARU
SHIMADA YUZO
UCHIUMI KAZUAKI

(54) STACK MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To relax thermal stress generated in a heat dissipation member and improve cooling efficiency by providing a corrugated heat dissipation member between a semiconductor chip of a module wherein a substrate whereon a semiconductor chip is mounted by flip chip mounting is laminated and an adjacent substrate.

SOLUTION: Mounting substrates 2a to 2d whereon a semiconductor chip 1 is mounted are stacked in four layers by using a substrate connecting bump 6. Copper corrugated heat dissipation members 5a to 5c are installed between the semiconductor chips 1 of the mounting substrates 2b to 2d and a rear of the mounting substrates 2a to 2c to come into contact thermally by its elasticity. That is, the corrugated heat dissipation members 5a to 5c are used and are brought into contact with a heat generation part instead of adhering a piane heat sink. Since the heat dissipation members 5a to 5c have a large heat dissipation area, cooling effect is large. Furthermore, since the heat dissipation members 5a to 5c are not adhered anywhere, thermal stress is not generated. Therefore, heat cycle life can be made long.



LEGAL STATUS

[Date of request for examination] 18.04.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2806357

[Date of registration] 24.07.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

CLAIMS

[Claim(s)]
[Claim 1] The stack module characterized by having wave-like radiator material between said substrates contiguous to said semiconductor chip of the module which carried out the laminating of the substrate which carried out flip chip mounting of the semiconductor chip.
[Claim 2] The stack module characterized by having a heat pipe between said substrates contiguous to said semiconductor chip of the module which carried out the laminating of the substrate which carried out flip chip mounting of the semiconductor chip.
[Claim 3] The stack module which carries out the stack of the mounting substrate with which the semiconductor chip was mounted to two or more steps using the bump for substrate connection, and is characterized by installing radiator material between the semiconductor chip of said mounting substrate, and the rear face of said mounting substrate so that it may contact for the elasticity thermally.
[Claim 4] The stack module according to claim 3 said whose radiator material is a wave-like.
[Claim 5] The stack module according to claim 3 whose quality of the material of said radiator material is copper.
[Claim 6] The stack module according to claim 3 said whose radiator material is a heat pipe.

[Translation done.]

* NOTICES *
JPO and NCIPI are not responsible for any
damages caused by the use of this translation.
1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]
[Field of the Invention] This invention relates to a stack module and the stack module which accumulated two or more substrates in which the semiconductor chip was carried especially.
[0002]
[Description of the Prior Art] The conventional stack module is explained to a detail with reference to a drawing.
[0003] Drawing 3 is the sectional view showing a conventional example. The stack of that by which adhesion immobilization of the heat sink 8 was carried out is carried out in four steps using the bump 6

for substrate connection on the semiconductor chip 1 (or substrate 2) with which the stack module shown in drawing 3 was carried in the substrate 2 (or under). (For example, refer to JP,5-190712,A)
[Problem(s) to be Solved by the Invention] Since the conventional stack module mentioned above carried out the heat sink from which a semiconductor chip (or substrate) and a coefficient of thermal expansion differ, thermal stress arose into the above-mentioned part by which adhesion immobilization was carried out, and it had a fault of a short paddle in a heat cycle life. Moreover, since the heat sink was monotonous, there were few heat sinking plane products and the heat sink had to be extended to the exterior of a substrate in order to raise cooling effectiveness, there was a fault that it was difficult to make a stack module small.
[0004]
[Means for Solving the Problem] The stack module of the 1st invention has wave-like radiator material between said substrates contiguous to said semiconductor chip of the module which carried out the laminating of the substrate which carried out flip chip mounting of the semiconductor chip.
[0005] The stack module of the 2nd invention has a heat pipe between said substrates contiguous to said semiconductor chip of the module which carried out the laminating of the substrate which carried out flip chip mounting of the semiconductor chip.
[0006]
[Embodiment of the Invention] Next, this invention is explained to a detail with reference to a drawing.
[0007] Drawing 1 is the sectional view showing the 1st operation gestalt of this invention. The stack module shown in drawing 1 carries out the stack of the mounting substrates 2a-2d with which the semiconductor chip 1 was mounted to four steps using the bump 6 for substrate connection, and between the mounting substrate 2b-2d semiconductor chip 1 and the rear face of the mounting substrates 2a-2c, thermally, the wave-like copper radiator material 5a-5c installs it so that it may contact for the elasticity.
[0008] Since the heat sinking plane product is large, the cooling effect is size, and since the radiator material 5a-5c has not pasted up anywhere the radiator material 5a-5c, thermal stress does not generate it.
[0009] Drawing 2 is the sectional view showing the 2nd operation gestalt of this invention. Heat pipes 7a-7c are used for the stack module shown in drawing 2 instead of the radiator material 5a-5c shown in drawing 1 . Since the heat produced from the semiconductor chip 1 makes the solvent in heat pipe 7a - 7c evaporate and cools with this heat of vaporization, air cooling can cool it efficiently in a difficult environment, for example, a vacuum.
[0010]
[Effect of the Invention] Since wave-like radiator material or a wave-like heat pipe is used for the stack module of this invention and it was made to contact it into an exoergic part instead of pasting up a monotonous heat sink, thermal stress does not occur but it is effective in the ability to lengthen a heat cycle life.

[Translation done.]

(19)日本国特許庁（ＪＰ）　(12)公開特許公報（Ａ）　(11)特許出願公開番号
特開平9－283697
(43)公開日　平成９年(1997)10月31日

(51)Int.Cl.[6]	識別記号	庁内整理番号	ＦＩ		技術表示箇所
Ｈ０１Ｌ	25/065		Ｈ０１Ｌ	25/08	Ｚ
	25/07			23/46	Ｂ
	25/18				
	23/427				

審査請求　有　請求項の数６　ＯＬ　（全３頁）

(21)出願番号　特願平8－96410

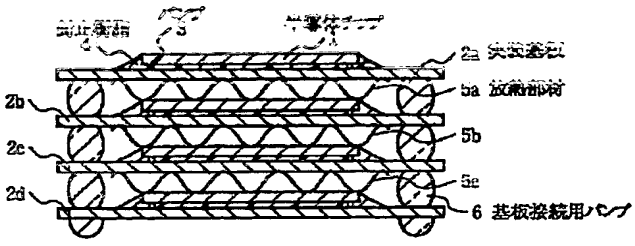
(22)出願日　平成８年(1996)４月18日

(71)出願人　000004237
日本電気株式会社
東京都港区芝五丁目７番１号
(72)発明者　得能　健市
東京都港区芝五丁目７番１号　日本電気株式会社内
(72)発明者　森崎　都志
東京都港区芝五丁目７番１号　日本電気株式会社内
(72)発明者　銅谷　明裕
東京都港区芝五丁目７番１号　日本電気株式会社内
(74)代理人　弁理士　京本　直樹　（外２名）

最終頁に続く

(54)【発明の名称】　スタックモジュール

(57)【要約】
【課題】　放熱部材のところで発生する熱応力を緩和させ、冷却効率を向上させる。
【解決手段】　半導体チップ１が実装された実装基板２ａ～２ｄを基板接続用バンプ６を用いて４段にスタックし、実装基板２ｂ～２ｄの半導体チップ１と実装基板２ａ～２ｃの裏面との間に波形状の銅製の放熱部材５ａ～５ｃが熱的に、その弾力で接触するように設置する。



1

【特許請求の範囲】

【請求項１】　半導体チップをフリップチップ実装した基板を積層したモジュールの前記半導体チップと隣接する前記基板との間に波形状の放熱部材を有することを特徴とするスタックモジュール。

【請求項２】　半導体チップをフリップチップ実装した基板を積層したモジュールの前記半導体チップと隣接する前記基板との間にヒートパイプを有することを特徴とするスタックモジュール。

【請求項３】　半導体チップが実装された実装基板を基板接続用バンプを用いて複数段にスタックし、前記実装基板の半導体チップと前記実装基板の裏面との間に放熱部材を熱的にその弾力で接触するように設置することを特徴とするスタックモジュール。

【請求項４】　前記放熱部材が波形状である請求項３記載のスタックモジュール。

【請求項５】　前記放熱部材の材質が銅である請求項３記載のスタックモジュール。

【請求項６】　前記放熱部材がヒートパイプである請求項３記載のスタックモジュール。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明はスタックモジュール、特に、半導体チップを搭載した基板を複数枚積み重ねたスタックモジュールに関する。

【０００２】

【従来の技術】従来のスタックモジュールについて図面を参照して詳細に説明する。

【０００３】図３は従来の一例を示す断面図である。図３に示すスタックモジュールは、基板２に搭載された半導体チップ１（または基板２）の上（または下）に放熱板８が接着固定されたものが、基板接続用バンプ６を用いて４段にスタックされている。（例えば、特開平５－１９０７１２号公報参照）

【発明が解決しようとする課題】上述した従来のスタックモジュールは、半導体チップ（または基板）と熱膨張係数の異なる放熱板をするので、前述の接着固定された部分に熱応力が生じ、熱サイクル寿命が短かいという欠点があった。また、放熱板が平板であり放熱面積が少ないので、冷却効率を高めるためには、基板の外部まで放熱板を広げなければならないから、スタックモジュールを小型にすることが困難であるという欠点があった。

【０００４】

2

【課題を解決するための手段】第１の発明のスタックモジュールは、半導体チップをフリップチップ実装した基板を積層したモジュールの前記半導体チップと隣接する前記基板との間に波形状の放熱部材を有する。

【０００５】第２の発明のスタックモジュールは、半導体チップをフリップチップ実装した基板を積層したモジュールの前記半導体チップと隣接する前記基板との間にヒートパイプを有する。

【０００６】

【発明の実施の形態】次に、本発明について図面を参照して詳細に説明する。

【０００７】図１は本発明の第１の実施形態を示す断面図である。図１に示すスタックモジュールは、半導体チップ１が実装された実装基板２ａ～２ｄを基板接続用バンプ６を用いて４段にスタックし、実装基板２ｂ～２ｄの半導体チップ１と実装基板２ａ～２ｃの裏面との間に波形状の銅製の放熱部材５ａ～５ｃが熱的に、その弾力で接触するように設置する。

【０００８】放熱部材５ａ～５ｃは放熱面積が広いので冷却効果が大であり、放熱部材５ａ～５ｃはどこにも接着されていないので、熱応力が発生しない。

【０００９】図２は本発明の第２の実施形態を示す断面図である。図２に示すスタックモジュールは、図１に示した放熱部材５ａ～５ｃの代りにヒートパイプ７ａ～７ｃを利用している。半導体チップ１から生じた熱は、ヒートパイプ７ａ～７ｃ中の溶剤を気化させ、この気化熱によって冷却を行なうので、空冷が困難な環境，例えば真空中においても効率よく冷却できる。

【００１０】

【発明の効果】本発明のスタックモジュールは、平板の放熱板を接着する代りに、波形状の放熱部材または、ヒートパイプを用い、発熱部分に接触させるようにしたので、熱応力が発生せず、熱サイクル寿命を長くできるという効果がある。

【図面の簡単な説明】

【図１】本発明の第１の実施形態を示す断面図である。

【図２】本発明の第２の実施形態を示す断面図である。

【図３】従来の一例を示す断面図である。

【符号の説明】

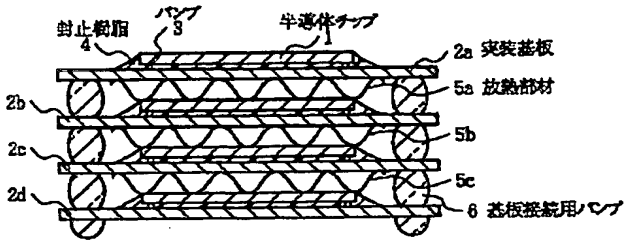
１　半導体チップ

２　実装基板

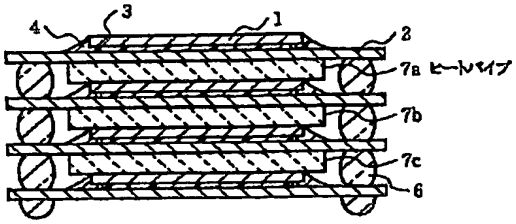
５　放熱部材

６　基板接続用バンプ

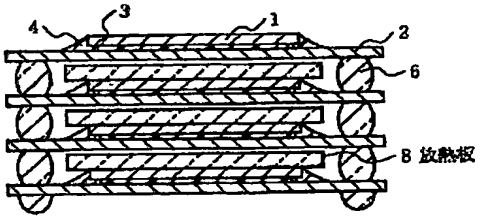
【図１】



【図２】



【図３】



フロントページの続き

(72)発明者　盆子原　學
東京都港区芝五丁目７番１号　日本電気株式会社内
(72)発明者　仙波　直治
東京都港区芝五丁目７番１号　日本電気株式会社内
(72)発明者　嶋田　勇三
東京都港区芝五丁目７番１号　日本電気株式会社内
(72)発明者　内海　和明
東京都港区芝五丁目７番１号　日本電気株式会社内